

**SOLID STATE CAPACITOR AND MICROPHONE DEVICE****Publication number:** JP7050899**Publication date:** 1995-02-21**Inventor:** PIITAA BUI REPAATO**Applicant:** MONORISHITSUKU SENSOR ZU INC**Classification:****- international:** *H04R19/04; G01H11/06; H04R19/00; H04R25/00; G01H11/00; H04R19/00; H04R25/00; (IPC1-7): H04R19/04***- european:** G01H11/06; H04R19/00S**Application number:** JP19930058161 19930318**Priority number(s):** US19920853488 19920318**Also published as:**

EP0561566 (A2)

US5490220 (A1)

FI931183 (A)

EP0561566 (A3)

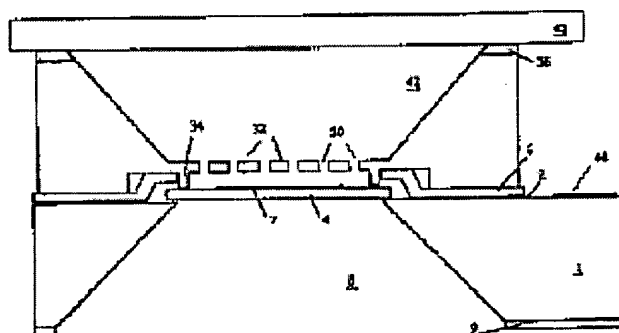
EP0561566 (B1)

more &gt;&gt;

**Report a data error here****Abstract of JP7050899**

**PURPOSE:** To miniaturize a solid-state condenser by forming a fixed electrode and a moveable electrode by using a suitable semiconductor material and a semiconductor processing technology and, at the same time, integrating an FET circuit in one body.

**CONSTITUTION:** A diaphragm 4 is formed by processing a silicon nitride film having a thickness of, for example, 1  $\mu\text{m}$  formed on a suitable wafer by the plasma enhanced chemical vapor deposition, etc., by etching, etc., and a moveable electrode 7 if formed by forming a thin chromium film at the central part of one surface of the diaphragm 4 by vapor deposition, etc. Then a backplate 32 is formed by processing a silicon chip doped with a large quantity of boron by etching, etc. Many holes 30 are also formed simultaneously. The diaphragm 4 and back plate 32 are fixed to each other by using a clamp 6, etc., so that an interval of 1-2  $\mu\text{m}$  may be secured in between and no tension may be applied to the diaphragm 4. Then an FET circuit 44 is integrated on a silicon wafer 1.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-50899

(43)公開日 平成7年(1995)2月21日

(51)Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 R 19/04

審査請求 未請求 請求項の数20 OL (全 7 頁)

(21)出願番号 特願平5-58161

(22)出願日 平成5年(1993)3月18日

(31)優先権主張番号 8 5 3 4 8 8

(32)優先日 1992年3月18日

(33)優先権主張国 米国 (U S)

(71)出願人 593053243

モノリシック・センサーズ・インコーポレ  
ーテッド

Monolithic Sensors  
Inc

アメリカ合衆国イリノイ州60008, ローリ  
ング・メドウズ, ウェスト・ゴルフ・ロー  
ド 2800

(72)発明者 ビーター・ブイ・レバート

アメリカ合衆国イリノイ州60008, ローリ  
ング・メドウズ, ウェスト・ゴルフ・ロー  
ド 2800

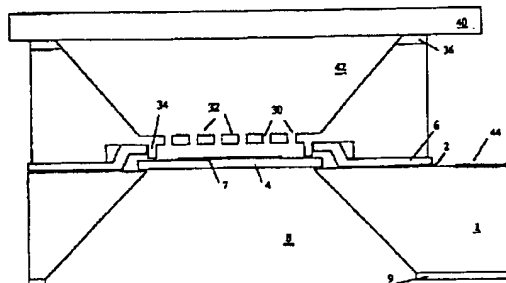
(74)代理人 弁理士 湯浅 恭三 (外6名)

(54)【発明の名称】 ソリッドステートコンデンサ及びマイクロホン装置

(57)【要約】

【目的】 従来のマイクロホンよりも小さくつくること  
ができ、びったりと制御された感度を持つソリッドステ  
ートマイクロホンを提供する。

【構成】 平行板コンデンサの固定電極を構成する、多  
数の孔を持つ固定後プレートと、平行板コンデンサの可  
動板を構成する、入射音圧波に敏感なダイヤフラムと、  
ダイヤフラムに大きな張力を加えることなく、ダイヤフ  
ラムを後プレートに関して位置決めする手段と、ダイヤ  
フラムが後プレートに関して移動するときコンデンサの  
キャパシタンスの変化に比例した出力を提供するFET  
回路とを有する、ソリッドステート小型コンデンサ及び  
コンデンサマイクロホン。



## 【特許請求の範囲】

【請求項1】 (a) 平行板コンデンサの固定電極を構成する、多数の孔を持つ固定後プレートと、(b) 平行板コンデンサの可動電極を構成する、入射音圧波に敏感なダイヤフラムと、(c) 前記ダイヤフラムに大きな張力を加えることなく、前記ダイヤフラムを前記後プレートに対して作動関係に保持する手段とを有する、ソリッドステートコンデンサ装置。

【請求項2】 後プレートは、珪素をドーピングしたシリコンウェーハから製作される、請求項1に記載のソリッドステートコンデンサ装置。

【請求項3】 ダイヤフラムは、窒化珪素ダイヤフラムである、請求項1に記載のソリッドステートコンデンサ装置。

【請求項4】 ダイヤフラムは、後プレートに固定されたクランプ及び尻尾部材で前記後プレートに関して保持される、請求項1に記載のソリッドステートコンデンサ装置。

【請求項5】 ダイヤフラムは、後プレートに取り付けられたばね要素を含み、これによってダイヤフラムを前記後プレートに対して作動関係で保持する、請求項1に記載のソリッドステートコンデンサ装置。

【請求項6】 平行板コンデンサが単一のシリコンウェーハから製作される、請求項1に記載のソリッドステートコンデンサ装置。

【請求項7】 (a) 平行板コンデンサの固定電極を構成する、多数の孔を持つ固定後プレートと、(b) 平行板コンデンサの可動電極を構成する、入射音圧波に敏感なダイヤフラムと、(c) 前記ダイヤフラムに大きな張力を加えることなく、前記ダイヤフラムを前記後プレートに対して作動関係に保持する手段と、(d) 前記ダイヤフラムが前記後プレートに関して移動するとき前記コンデンサのキャパシタンスの変化に比例した出力を提供するため、前記後プレート及び前記ダイヤフラムに電気的に接続された電界効果トランジスタ回路とを有する、ソリッドステートコンデンサマイクロホン装置。

【請求項8】 後プレートは珪素をドーピングしたシリコンウェーハから製作される、請求項7に記載のソリッドステートコンデンサマイクロホン装置。

【請求項9】 ダイヤフラムは、窒化珪素ダイヤフラムである、請求項7に記載のソリッドステートコンデンサマイクロホン装置。

【請求項10】 ダイヤフラムは、後プレートに固定されたクランプ及び尻尾部材で前記後プレートに関して保持される、請求項7に記載のソリッドステートコンデンサマイクロホン装置。

【請求項11】 ダイヤフラムは、後プレートに取り付けられたばね要素を含み、これによってダイヤフラムを前記後プレートに対して作動関係で保持する、請求項7に記載のソリッドステートコンデンサマイクロホン装

置。

【請求項12】 二つのシリコンウェーハから製作され、これらのシリコンウェーハの一方に集積された電界効果トランジスタを含む、請求項7に記載のソリッドステートコンデンサマイクロホン装置。

【請求項13】 ダイヤフラムの周りの音響漏れをなくす手段を含む、請求項12に記載のソリッドステートコンデンサマイクロホン装置。

【請求項14】 (a) 平行板コンデンサの固定電極を構成する、単一のcウェーハから製作された多数の孔を持つ固定後プレートと、(b) 平行板コンデンサの可動電極を構成する、入射音圧波に敏感なダイヤフラムと、(c) 前記ダイヤフラムに大きな張力を加えることなく、前記ダイヤフラムを前記後プレートに対して作動関係に保持する手段と、(d) 前記ダイヤフラムが前記後プレートに関して移動するとき前記コンデンサのキャパシタンスの変化に比例した出力を提供するため、前記後プレート及び前記ダイヤフラムに電気的に接続された電界効果トランジスタ回路とを有する、単一のシリコンウェーハ上に製作されたソリッドステートコンデンサマイクロホン装置。

【請求項15】 後プレートは、珪素をドーピングしたシリコンウェーハから製作される、請求項14に記載のソリッドステートコンデンサマイクロホン装置。

【請求項16】 ダイヤフラムは、窒化珪素ダイヤフラムである、請求項14に記載のソリッドステートコンデンサマイクロホン装置。

【請求項17】 ダイヤフラムは、後プレートに固定されたクランプ及び尻尾部材で前記後プレートに関して保持される、請求項14に記載のソリッドステートコンデンサマイクロホン装置。

【請求項18】 ダイヤフラムは、後プレートに取り付けられたばね要素を含み、これによってダイヤフラムを前記後プレートに対して作動関係で保持する、請求項14に記載のソリッドステートコンデンサマイクロホン装置。

【請求項19】 電界効果トランジスタがシリコンウェーハ上に集積されている、請求項14に記載のソリッドステートコンデンサマイクロホン装置。

【請求項20】 ダイヤフラムの周りの音響漏れをなくす手段を含む、請求項14に記載のソリッドステートコンデンサマイクロホン装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ソリッドステートコンデンサに関する。更に詳細には、小さな寸法が所望の補聴用センサのような用途で有用な小型ソリッドステートコンデンサマイクロホンに関する。

【0002】

【従来の技術】 代表的なコンデンサマイクロホンは、電

圧印加要素、Vバイアス（一般にはエレクトレット）、音圧に従って変化するキャパシタを形成するダイヤフラム／後プレート対、及び出力信号をバッファするための電界効果トランジスタ（FET）を有する。補聴及び他の用途で使用する小型マイクロホンは、代表的には、エレクトレットコンデンサマイクロホンである。これらは、高精度で打ち抜かれた金属部品、マイラー及びポリエステルのような有機ダイヤフラムフィルム、及びマイクロホンを印加するため大きく帯電させたエレクトレットフィルムでつくられている。このようなマイクロホンには、特定の欠点がある。これらのマイクロホンの寸法は製造可能性の限度まで減少させてある。打ち抜き工程及び組み立て工程で一様性が欠落していると、感度が大きく変化する。等には、温度及び湿度が有機ダイヤフラムフィルム及びエレクトレットに影響して長期間に亘る性能の変化をもたらす。

【0003】従来の小型マイクロホンと関連した問題点を解決するため、多くの労働者が半導体技術を使用してソリッドステートマイクロホンを製作しようと試みた。薄い有機フィルムを使用するこのようなマイクロホンには、従来の小型マイクロホンと関連した問題点を解決する可能性がある。しかしながら、このようなソリッドステートマイクロホンをつくろうとする試みは、必要な感度を得ると同時に優れた製造性を得る上で成功しなかった。

【0004】従来のマイクロホンは、矩形のダイヤフラム／後プレート対を有し、これらの対は、代表的には、側部で計測して数mmであり、ダイヤフラムと後プレートとの間の間隔は数十 $\mu\text{m}$ である。マイクロホンの感度を所望の範囲に上げるには、数100Vのエレクトレット印加電圧が必要とされる。例えば、シリコンから製造されるソリッドステートマイクロホンを設計する上で、エレクトレットの周囲安定性の問題点をなくすため、印加電圧を5V乃至10Vの範囲に減少させるのが望ましい。この電圧は、便利には、電源から直接つくってもよいし、従来の電荷圧送回路でつくってもよい。印加電圧値を減少させるには、キャパシタンスの変化（ $\Delta C$ ）のキャパシタンス（C）に対する比率を比例的に増大し、等価感度を維持する必要がある。小型マイクロホンの感度を維持する一つの方法は、ダイヤフラムと後プレートとの間の隙間を約1 $\mu\text{m}$ 乃至約2 $\mu\text{m}$ まで減少させることである。更に、ダイヤフラムの機械的コンプライアンス（撓み対音圧レベル）を少なくとも従来のマイクロホンの機械的コンプライアンスに匹敵するレベルに保つことも必要である。

【0005】ダイヤフラムには、圧力に応答する撓みに抗する二種類の力がある。第1の力はプレート曲げ力であり、これはダイヤフラムの厚さに比例する。この力は非常に薄いフィルムダイヤフラムを使用することによって減少させることができる。撓みに抗する第2の力は膜

力であり、この力は、膜即ちダイヤフラムに加わる張力に比例する。薄いフィルムダイヤフラムの場合には、一般に、張力が故意に加えられることはないが、製造技術及び熱膨張率の不一致により加わる。

【0006】ソリッドステートマイクロホンを製作した従来の労働者は、ダイヤフラムにおける残留張力の問題を認識していた。1989年の音響学会誌の第85巻の第476頁乃至480頁のホーン及びヘス(Horn and Hess, J. Acoust. Soc. Am. 85, 476-480 (1989))は、大きな残留張力が加わった平らな窒化珪素ダイヤフラムを使用した。張力を減少させるため、彼らは窒素を打ち込んで窒化物フィルムを弛緩させた。しかしながら、この技術は、打ち込み量及びエネルギー、及び熱アニーリングサイクルに敏感である。このようなダイヤフラムに亘る元来の張力の均等性を制御するのは困難であり、このような方法はダイヤフラムに長期間に亘る安定性を与えない。

【0007】ソリッドステートセンサ及びアクチュエータについての国際連盟の会報（アメリカ電気・電子通信学会、ニューヨーク、1991年）の第266頁乃至269頁のバークヴィスト及びビルドルフのトランスジューサ91では、別の方法で膜力が減少された。彼らは軽度ドーピングを施した単結晶シリコンを使用することによって低張力ダイヤフラムをつくった。これは膜張力を減少するには成功したが、寄生キャパシタンスが形成され、これが低応力ダイヤフラムの利点を打ち消してしまった。

【0008】

【発明が解決しようとする課題】本発明の目的は、従来のマイクロホンよりも小さくつくることができ、びったりと制御された感度を持つソリッドステートマイクロホンを作りだすことである。本発明の別の目的は、膜力が減じられ、寄生キャパシタンスが非常に低いソリッドステートマイクロホンを作りだすことである。

【0009】本発明のこれらの目的及び他の目的は、以下の詳細な説明を添付図面と関連して読むことにより、当業者に明らかに明らかになるであろう。

【0010】

【課題を解決するための手段】本発明によれば、高感度で製造性に優れた小型ソリッドステートコンデンサが提供される。これは、減少させた厚さと関連した張力の問題点を解決し、ソリッドステートダイヤフラム及びその設計が、小型ソリッドステートコンデンサを製作しようとする従来の試みで遭遇した望みからぬ変動キャパシタンスを小さくする。

【0011】更に、本発明によれば、（1）平行板コンデンサの固定電極を構成する、多数の孔を持つ固定後プレートと、平行板コンデンサの可動電極を構成する、入射音圧波に敏感なダイヤフラムと、（3）ダイヤフラムに大きな張力を加えることなく、このダイヤフラムを後

5

プレートに対して作動関係に保持する手段と、(4) ダイアフラムが後プレートに関して移動するときコンデンサのキャパシタンスの変化に比例した出力を提供するため、後プレート及びダイアフラムに電氣的に接続された電界効果トランジスタ回路とを組み合わせることによってつくられたソリッドステートコンデンサマイクロホン装置が提供される。

【0012】本発明の他の目的及び利点は、以下の詳細な説明を読み、添付図面を参照すれば明らかになるであろう。

【0013】

【実施例】従来技術のソリッドステートマイクロホンは、全ての縁部がコンデンサに固定的に取り付けられたダイアフラムを使用していた。このように固定的に取り付けると、その製造中に薄膜に張力が加わる。本発明は、ダイアフラムをその縁部で緩くクランプした場合には、ダイアフラムには僅かな張力しか生じないという発見に基づいている。その結果、ダイアフラムは音圧に対するその応答において大きな感度を示す。

【0014】張力の小さいダイアフラムは、図1及び図2に示す方法によって製作される。両側艶出<100>配向シリコンウェーハ1を酸化させて1000の酸化物層2及び9をウェーハの両側に形成する。次いで、多結晶質シリコン(ポリ)を低圧化学蒸着法(LPCVD)でウェーハの両側に蒸着する。次に、窒化珪素の1μmの層をプラズマ化学蒸着法(PECVD)で前側に蒸着し、これを蝕刻してダイアフラムを形成する。ポリの追加の5000の犠牲層をLPCVDで窒化珪素上及びウェーハの後側に蒸着する。ウェーハの前側の両ポリ層3及び5を、エチレンジアミンピロカテコール(EDP)のような湿式蝕刻剤を使用して、窒化物ダイアフラム4の縁部の僅かに外側で蝕刻する。この蝕刻により、ウェーハの後側からポリ層が同時に除去される。1. 5μm厚のPECVD窒化物の別の層を前側のみに蒸着し、これを蝕刻して上クランプ6を形成する。添付図面は、シリコンウェーハ1の厚さが他の層と比べて非常に大きいため、正しい縮尺で示していない。

【0015】図3は、クランプ6を所定の場所に備えたダイアフラムの平面図である。上クランプは、これらのクランプの内部応力によりクランプ又は構造の残りに亀裂が生じないように、小さい別体の要素である。これらのクランプは種々の形状を持つことができる。

【0016】ダイアフラムの製造を完了するため、ダイアフラムの上側の多結晶質シリコン層5をはぎ取り、図2に示すようにクロム/金金属層7をダイアフラムに蒸着する。金をダイアフラム表面から蝕刻により除去し、非常に薄い(100乃至200の厚さを持つ)クロム層だけを残す。金は、ダイアフラムをウェーハ上の他の回路に連結するのに役立つ。次いで、ウェーハの後側に形成された酸化物9を蝕刻し、キャビティ蝕刻用のマ

6

スクとして使用する。ウェーハをEDPのような異方性蝕刻剤に浸漬することによってキャビティ8をつくりだし、多結晶質シリコン犠牲層3及び5を蝕刻して除去し、ダイアフラムを自由にする。最後に緩衝済みの弗化水素溶液に浸漬し、ダイアフラムの下の酸化物層2を除去する。

【0017】ダイアフラムの平面図を図3に示す。このダイアフラムは、長い尻尾状部材10を有し、この部材はシリコン基材に固定された四角形パッド12で終端する。ダイアフラムは自由に浮動するけれども、下のシリコン基材、上のクランプ、及び長い尻尾10で移動が制限されている。

【0018】ダイアフラム上の金属層7は、ダイアフラムの撓みが最大の中央領域に限定されている。これは、マイクロホンの感度を最大にし、ダイアフラムと構造の残りとの間の寄生キャパシタンスを最小にする。ダイアフラムがシリコン基材から絶縁されているため、寄生キャパシタンスは、FET回路の出力から得られたガード電圧を基材に加えることによって更に減少される。

【0019】図4を参照すると、この図には、本発明の別の実施例を例示するダイアフラムの平面図が示してある。このダイアフラムの移動は、図1、図2、及び図3に示す実施例のように、クランプや固定された尻尾によって制限されているのではない。この場合、ダイアフラムの二つの小さな領域20が酸化シリコン層に取り付けられている。ダイアフラムの固定された領域に隣接した部分は蝕刻されて除去され、ダイアフラムに孔22を残す。この手順は、酸化シリコン層に取り付けられたダイアフラムの領域20から延びる長く薄いアーム24を形成する。これらのアームはばねとして作用し、容易に撓むことができ且つダイアフラムの張力を減少させる。同様の構造は当業者には明らかであろう。図4に示すダイアフラムは図1、図2、及び図3に示すダイアフラムと比べて製作手順が簡単であるという利点がある。しかしながら、このダイアフラムは、図1、図2、及び図3に示すダイアフラム程には、垂直方向に拘束されておらず、従って、ダイアフラムを自由にする蝕刻工程中に壊れ易い。

【0020】本発明を実施するのに使用される後プレートの設計は図5を参照すれば最もよくわかる。これは、シリコンウェーハを蝕刻することによって製作された後プレート32を断面で示す。後プレート32は多数の孔30を有し、これによって、ダイアフラムと後プレートとの間に空気が捕捉されることによる剛性を小さくする。後プレートは、大量の硼素がドーピングされたシリコンチップから製作される。硼素は後プレートを張力が加わった状態にし、導電性を高め、所要の形状をつくりだすため蝕刻停止体として役立つ。上述のバーククヴィストは、非常に多数の孔が穿たれた後プレートが必要であると指摘した。しかしながら、彼は、軽度ドーピン

7

グを施した単結晶シリコンを使用することによって後プレートに小さな応力を生ぜしめる必要性に間違った評価を下した。実際には、剛性の後プレートが好ましい。これは、ダイヤフラムと後プレートとの間の相対運動を可能な限り最大にするためである。

【0021】後プレートの製作は、両面艶出しを施した<100>配向シリコンウェーハ33で開始される。このウェーハ上には窒化物層が蒸着させてある。窒化物層は、浅い隙間35をマスクするように蝕刻されている。浅い隙間35は、異方性蝕刻剤でシリコン内に約2 $\mu$ mの深さに蝕刻されている。残りの窒化物を除去し、新たな層を蒸着し、孔30を形成するのが望ましい場所の上に位置決めされた小さなアイランドを残すようにこれを蝕刻する。大量の礬素添加物を前面に拡散させて約4 $\mu$ mの深さにp+蝕刻停止体を形成する。第2蒸着によるウェーハの後側の窒化物36を蝕刻し、キャビティ蝕刻用のマスクとして使用する。ウェーハをEDPのような異方性蝕刻剤に浸漬することによってキャビティ31を形成し、多孔後プレート32を形成する。

【0022】図6は、後プレートの平面図である。この図には、比較的少数の孔30が図示してある。しかしながら、本発明を実施する際、大抵は、更に多くの孔を備えた後プレートを製作するのが便利である。

【0023】本発明によれば、ダイヤフラム及び後プレートは、共晶ソルダリング、静電結合、又は、シリコン融着のような一般的な技術の一つを使用して互いに結合される。結合した対を図7に断面で示す。マイクロホンで使用するためのユニットを完成するため、ダイヤフラムと後プレートの組み合わせを支持体40に取り付ける。この支持体40は、後プレートと共に閉鎖した後室42を形成するのに役立つ。FET回路44並びに印加電源をシリコン片の一方上に容易に集積し、完成したマイクロホン要素を形成する。

【0024】本発明の別の特徴によれば、ダイヤフラム及び後プレートを単一のシリコンウェーハ上に形成することができる。この構成を図8に示す。本発明のこの実施例では、後プレート32は、先ず最初に、浅い隙間を形成するのではなく、図5に示す礬素ドーピング工程を使用して構成される。礬素ドーピング後、領域46内に礬素を拡散して礬素の逆ドーピングを行う。ウェーハの前面は比較的平らなままであり、この場合、p+蝕刻停止体は、表面の下に隠されている。次に、図1及び図2に示されているのとはほぼ同じ手順を使用してダイヤフラム4及びクランプ6をシリコンウェーハ1上に形成する。ウェーハをEDPに浸漬してキャビティ42をつくるとき、犠牲層が除去されてダイヤフラムが自由になり、隙間46が形成される。後プレート32を含むシリコンウェーハをベース40に取り付けて閉鎖された後室42を形成する。FET回路44及び印加電源をシリコン片上に集積して完成したマイクロホン要素を形成する。

8

【0025】本発明を実施する上で、音源と後室42との間のダイヤフラムの周りで音響漏出をなくす必要がある。このような音響漏出は、図8の装置で回避される。これは、印加電圧によってつくりだされるクーロン引力によってダイヤフラム4が後プレートに向かって移動するとき、ダイヤフラム4の縁部がシリコンウェーハ1と接触するためである。図7に示す装置では、ダイヤフラム4が同じクーロン引力の作用で後プレートに向かって移動するとき、ダイヤフラム4と係合する後プレート部材のリング34によって音響漏出が阻止される。しかしながら、これらの装置は、後室と周囲との間の静差圧を補償するため、後室から低周波数の空気流が流れることができるようにする。

【図面の簡単な説明】

【図1】本発明の一実施例によるダイヤフラムの製作を示す断面図である。

【図2】本発明の一実施例によるダイヤフラムの製作を示す断面図である。

【図3】図2のダイヤフラムの平面図である。

【図4】本発明の他の実施例によるダイヤフラムの平面図である。

【図5】本発明の実施例による後プレートの断面図である。

【図6】図5の後プレートの平面図である。

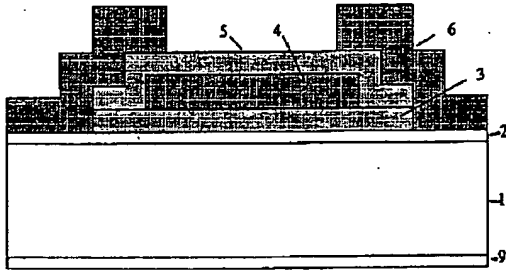
【図7】本発明の実施例によるコンデンサの断面図である。

【図8】本発明の他の実施例によるコンデンサの断面図である。

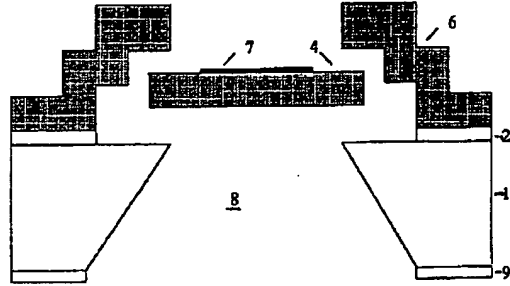
【符号の説明】

- 1 シリコンウェーハ
- 2 酸化物層
- 3 多結晶質シリコン層
- 4 ダイヤフラム
- 5 多結晶質シリコン層
- 6 クランプ
- 7 クロム/金金属層
- 8 キャビティ
- 9 酸化物層
- 10 尻尾状部材
- 12 パッド
- 20 固定領域
- 22 孔
- 24 アーム
- 30 孔
- 32 後プレート
- 33 シリコンウェーハ
- 35 隙間
- 40 支持体
- 42 項室
- 44 FET回路

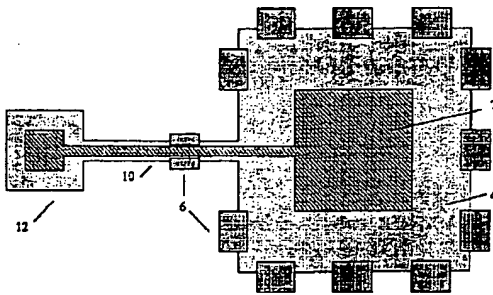
【図1】



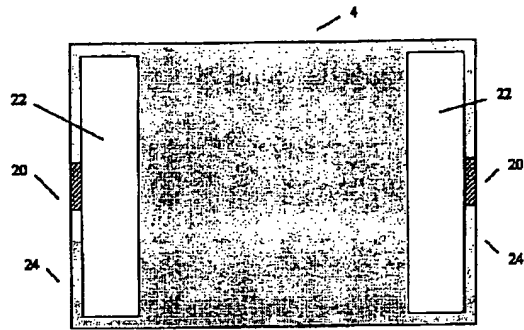
【図2】



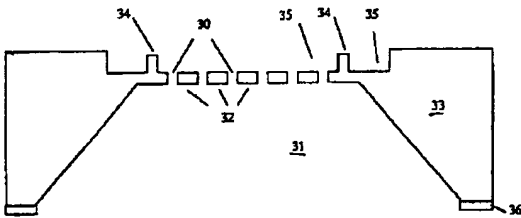
【図3】



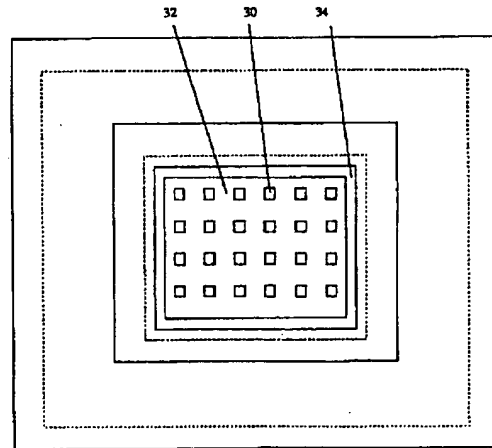
【図4】



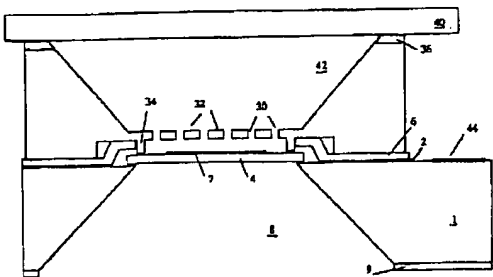
【図5】



【図6】



【図7】



【図8】

